第 2 章 STM8S 系列单片机系统结构

◎内容概述

本章主要介绍了 STM8S 系列单片机的结构、CPU、供电系统、复位系统、时钟系统、存储系统和下载接口等。

教学目标

- 了解 STM8S 系列单片机的结构；
- 掌握 STM8S 系列单片机的存储映像分布；
- 掌握 STM8S 系列单片机的最小系统、复位电路和时钟系统等。

2.1 STM8S 系列单片机概述

2.1.1 STM8S 系列单片机特征

STM8S 系列单片机，采用 130 纳米工艺制作，构建了先进的 8 位 STM8 内核架构。该架构具有 3 级流水线的哈佛结构和扩展指令集。其存储器包括 Flash 结构的程序存储器，覆盖了 4～128 KB；RAM 存储器，覆盖了 1～6 KB；EEPROM 存储器，覆盖了 128～2 048 B。此外，STM8S 系列单片机的工作电压范围覆盖 2.95～5.5 V。

STM8S 系列单片机具有 4 个灵活的时钟控制选项，包括低功耗晶体振荡器、外部时钟输入、用户可调整的内部 16 MHz RC 振荡器以及内部低功耗 128 kHz RC 振荡器。此外，该系列单片机还支持低功耗模式（等待、活跃停机、停机），并且可以单独关闭外设时钟。丰富的外部通信接口包括 UART 接口、SPI 接口、I^2C 接口和 CAN 接口等。同时，STM8S 系列单片机还具有 30 多个中断源、16 位的高级控制定时器以及 10 位 ADC 外设模块。

STM8S 系列单片机的管脚封装非常丰富，有 8～64 个不同引脚封装可供选择。开发支持单线接口模块（SWIM）和调试模块（DM），可以方便地进行在线编程和非侵入式调试。

STM8S 系列主流 8 位微控制器适用于工业、消费类和计算机市场的多种应用。该系列由 4 个产品线组成，每个产品线都有不同的特点，但均具有完全兼容性和可升级能力，以简化未来设计的变更。其中 STM8S 超值系列以最实惠的价格提供基本功能组合，目前 8 引脚 SO 封装可供货；STM8S103/105 基本型提供了更多功能和丰富的封装选项；STM8S207/208 增强型配有丰富的外设支持，可满足中高端应用对高性能的要求；而 STM8S 专用型则提供了更多模拟功能和专用固件解决方案。

2.1.2 STM8S 系列单片机内部结构

STM8S 系列单片机的内核是 8 位的处理器，内部包含 CPU、存储器（ROM、Flash、RAM、EEPROM）、时钟系统、地址和数据总线，还包括常用的外设模块，其中包括定时器模块、看门狗计数器、串口通信电路（UART、I^2C、SPI 接口）、多通道 10 位 ADC、中断控制器等。STM8S 系列单片机内部结构如图 2.1 所示。

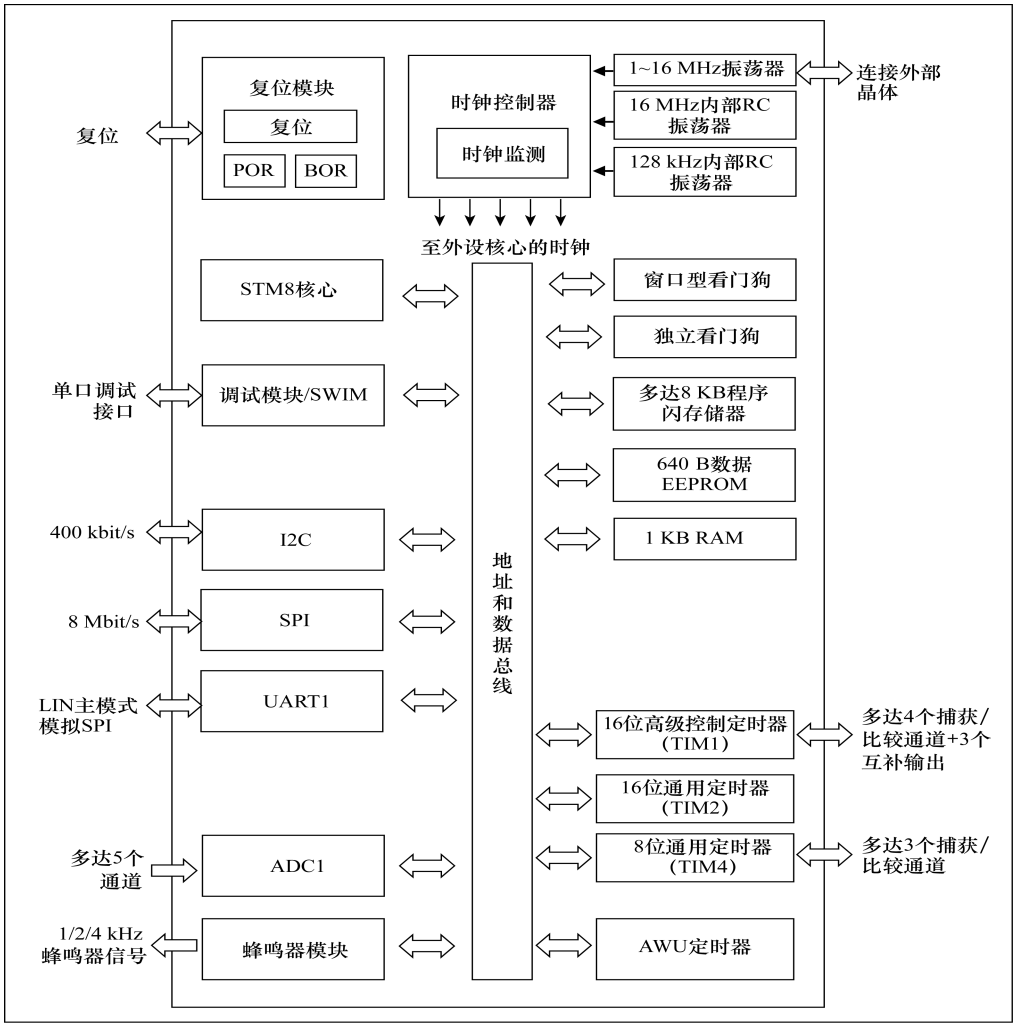

图 2.1 STM8S 系列单片机内部结构

2.2　CPU

2.2.1　CPU 概述

STM8S 系列单片机的 CPU 是一个 8 位的架构，内部有 6 个寄存器允许有效的数据操作。CPU 能够执行 80 条基本指令及 20 种寻址模式，可以寻址 6 个寄存器。这 6 个 CPU 寄存器显示在图 2.2 中的编程模型中。

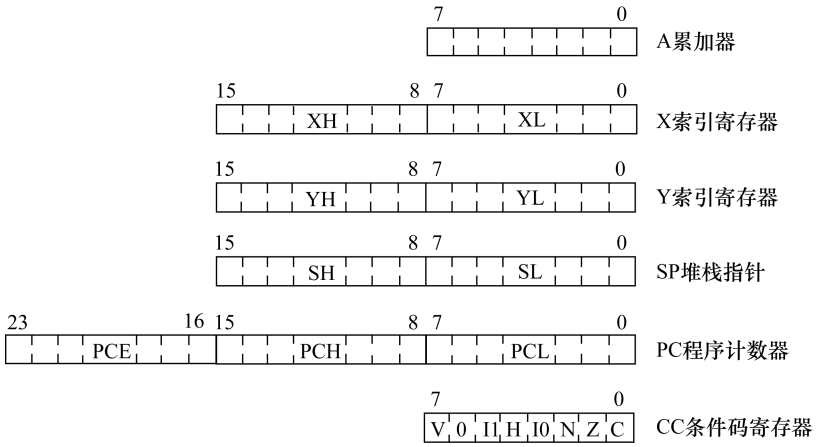

图 2.2　编程模型

2.2.2　CPU 寄存器描述

累加器（A）是一个 8 位的通用寄存器，用于保存操作数、进行算术和逻辑计算以及存储数据操作的结果。

索引寄存器（X 和 Y）是两个 16 位寄存器，可以有效、快速创建寻址地址，还可以作为数据操作的临时存储区域，比如在乘法/除法指令操作中。在大多数情况下，交叉汇编器会生成一个预码指令（PRE），表示接下来的指令指向 Y 寄存器。

程序计数器（PC）是一个 24 位寄存器，用于存储 CPU 要执行的下一条指令的地址，每次处理指令后自动刷新。因此，STM8S 核心最多可以访问 16 MB 的内存。

堆栈指针（SP）是一个 16 位寄存器。其包含堆栈的下一个空闲的自由分配的地址。堆栈用在子程序或中断调用时，存储 CPU 上下文（程序计数器、关键寄存器、相关函数的参数及局部变量等）。用户还可以通过 POP 和 PUSH 指令直接操作堆栈。堆栈指针可以由 C 编译器提供的启动函数进行初始化。堆栈指针在数据推送到堆栈后递减，在数据从堆栈中弹出后递增。它通过应用程序确保不会溢出。一个子程序调用占用 2 或 3 个字节，一个中断调用占用 9B 空间来存储内部寄存器。

条件码寄存器（CC）是一个 8 位寄存器，它指示刚刚执行的指令结果以及处理器的状态。这些位可以通过程序进行单独测试，并根据其状态采取特定的操作。

2.2.3 CPU 寄存器地址映射

CPU 寄存器在 STM8S 的地址空间映射见表 2.1。只有 CPU 的调试模块才可以使用这些寄存器的地址进行操作，CPU 核内执行的指令只能通过直接使用寄存器名才可以读写这些寄存器。

表 2.1 CPU 寄存器在 STM8S 的地址空间映射

地址偏移量	寄存器名字	7	6	5	4	3	2	1	0
0X00	A	MSB	–	–	–	–	–	–	LSB
0X01	PCE	MSB	–	–	–	–	–	–	LSB
0X02	PCH	MSB	–	–	–	–	–	–	LSB
0X03	PCL	MSB	–	–	–	–	–	–	LSB
0X04	XH	MSB	–	–	–	–	–	–	LSB
0X05	XL	MSB	–	–	–	–	–	–	LSB
0X06	YH	MSB	–	–	–	–	–	–	LSB
0X07	YL	MSB	–	–	–	–	–	–	LSB
0X08	SPH	MSB	–	–	–	–	–	–	LSB
0X09	SPL	MSB	–	–	–	–	–	–	LSB
0X0A	CC	V	0	I1	H	I0	N	Z	C

2.3 电源管理

2.3.1 供电电源

STM8S 系列单片机有如下 4 种相对独立的供电电源：

- VDD/VSS：芯片的主供电源（3～5.5 V）；
- VDDIO/VSSIO：I/O 口供电电源（3～5.5 V）；
- VDDA/VSSA：模拟部分供电电源；
- VREF+/VREF−：ADC 参考电源。

VDD/VSS 主要用于内部主电压调节器和内部低功耗调节器，两个调节器输出连接在一起，向单片机的 CPU、FLASH 和 RAM 提供 1.8 V 电源。1.8 V 电压引到管脚 VCAP。为了使 1.8 V 的电压稳定，管脚 VCAP 引脚必须连接一个较低的等效串联电阻值（ESR）的

电容，电容的典型值为 470nF～3300 nF。VDDIO/VSSIO 给 I/O 供电，根据封装的大小，可能有一对或两对特定的。VDDA/VSSA 和 VREF+/VREF 都与 ADC 模块相连接，如图 2.3 所示。在实际中，VDDA/VSSA 和 VDD/VSS 可以用电感或磁珠隔离最后连接到一起，更加严格的要求是 VDDA/VSSA 通过隔离电源输出。

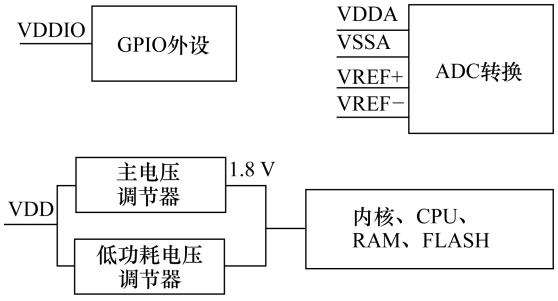

图 2.3　STM8S 系列单片机供电示意图

2.3.2　低功耗模式

为实现有效的电源管理，应用程序可以进入 4 种不同的低功耗模式。用户可以选择任意模式。4 种低功耗模式的主要特性见表 2.2。4 种低功耗模式在最低的功耗、最快的启动和可用的唤醒源之间达到最佳平衡。

表 2.2　4 种低功耗模式的主要特性

模式	主电压调节器	低功耗调节器	振荡器	CPU	外设	唤醒事件
等待（wait）	开	关	开	关	开	所有内部和外部中断，复位
快速活跃停机（Quick Active Halt）	开	关	关除 LSI 或 HSE	关	仅自动唤醒单元（AWU）和 IWDG（如果已被激活）	AWU 或外部中断，复位
慢速活跃停机（Slow Active Halt）	关	开	关除 LSI	关	仅 AWU 和 IWDG（如果已被激活）	AWU 或外部中断，复位
停机（halt）	关	开	关	关	关	外部中断，复位

- 等待模式　在此模式下，主电压调节器工作，低功耗电压调节器不工作，时钟工作，CPU 停止工作，但是外设仍在运行，所有内部和外部中断或复位可以唤醒单片机。
- 快速活跃停机模式　在此模式下，主电压调节器工作，低功耗电压调节器不工作，CPU 和外设时钟停止工作。自动唤醒单元按照设定好的间隔时间产生内部唤醒，可用内部 AWU 中断或外部中断或者复位来唤醒。
- 慢速活跃停机模式　此模式除了主电压调节器断电以外，其他皆与调节器开启的主

动暂停模式相同，所以唤醒时间较长。

• 停机模式　此模式下单片机的功耗最低，CPU 和外设的时钟都被关闭，主电压调节器断电，可用外部事件或中断唤醒。

2.4 复位系统

2.4.1 复位概念

单片机的复位系统，是单片机最小系统的核心部分。单片机的复位电路使单片机进入复位状态，通过复位操作可以进入单片机初始化入口，完成单片机的初始化，也可使处于死机状态下的单片机程序重新开始运行。STM8S 系列单片机复位系统内部结构，如图 2.4 所示。多个复位源最终都连接到 NRST 管脚，并在复位过程中保持低电平有效。NRST 引脚产生的外部复位，可以通过按键强制将 NRST 接入低电平，进行复位。除了上电复位（POR）和掉电复位（BOR），其他的内部复位源在复位状态寄存器（RST_SR）中都有一个标志位与之相对应。复位时，根据不同的复位源，这些标志位被分别设置，因此这些标志位可用于指示引起最后一次复位的复位源。通过软件写‘1’可清除标志位。

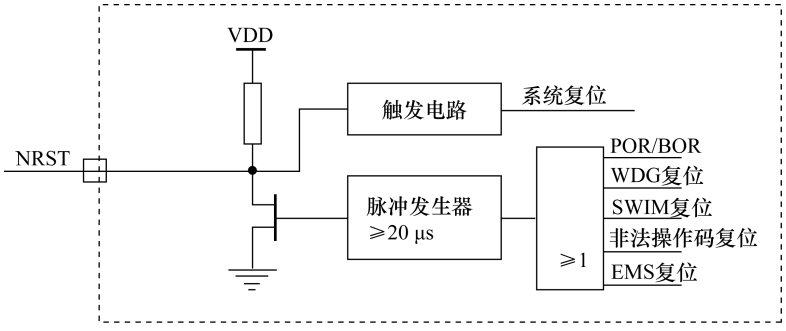

图 2.4　STM8S 系列单片机复位系统内部结构

2.4.2 复位源

STM8S 系列单片机共有 9 个复位源，分别是：

• NRST 引脚产生的外部复位，可以通过电路将 NRST 强制拉到低电平，进行系统复位；

• 上电复位；

• 掉电复位；

• 独立看门狗复位；

• 窗口看门狗复位；

• 软件复位；

- SWIM 复位；
- 非法操作码复位；
- EMC 复位。

在单片机上电期间，上电复位保持设备处于复位状态，直到供电电压（VDD 和 VDDIO）到达启动门限电压。当工作电压降到门限值以下时，掉电复位也将产生一个复位，此后上电复位模块将重新准备好以响应下一次上电复位。即使是 MCU 处于低功耗模式，掉电复位也总是保持激活状态。

独立看门狗复位可用于解决处理器因为硬件或软件的故障所发生的错误。它由一个内部为 128 kHz 的 LSI 阻容振荡器作为时钟源驱动，因此即使是主时钟失效时它仍然照常工作。当寄存器（IWDG_ KR）中写入数值 0xCC 后，独立看门狗就被启动了，计数器开始从它的复位值 0xFF 递减计数，当计数减到 0x00 时就会产生一个复位信号（WDG RESET）。应用程序可通过清除寄存器 WWDG_ CR 中的 T6 位来触发一个复位。相比于独立看门狗，窗口看门狗限定了喂狗时间段，所以形象的称作窗口看门狗。

软件复位是通过软件给单片机系统一个复位信号，如低电平或高电平来实现复位操作。

SWIM 复位指连接到 SWIM 接口的外部设备可通过 SWIM 模块产生一个单片机复位，下载完程序，可以通过 SWIM 复位，重新运行程序。

非法操作码复位，为了防止单片机运行时意外事件的发生，系统利用非法操作码检测系统。如果一个被执行的代码与任意操作码不相符，系统将产生一个复位。

EMC 复位是指当一些关键的寄存器被破坏或错误加载时产生的复位。为了避免由电磁干扰造成的对应用程序的误写操作或系统挂起，大多数关键寄存器都有一个互补寄存器与之相对应。系统将会自动检测这些关键寄存器与其互补寄存器之间是否匹配。如果不匹配，则产生一个 EMC 复位，从而使应用程序恢复到正常操作。

2.4.3　复位寄存器描述

复位寄存器（RST_ SR）的具体描述见表 2.3。

表 2.3　复位寄存器的具体描述

7	6	5	4	3	2	1	0	复位值
保留			EMCF	SWIMF	ILLOPF	IWDGF	WWDGF	0x00
—			读该位和向该位写“1”都可以使该位为 0。写“0”对该位无影响					—
位 7：5	保留							—
位 4	**EMCF**：EMC 复位标志； 由硬件置位，可通过软件写“1”清除； 0：无 EMC 复位发生； 1：有一个 EMC 复位发生（可能的复位原因：互补寄存器或选项字节不匹配）							—

表 2.3（续）

位 3	**SWIMF**：SWIM 复位标志位； 由硬件置位，可通过软件写“1”清除； 0：无 SWIM 复位发生； 1：有一个 SWIM 复位发生	—
位 2	**ILLOPF**：非法操作码复位标志位； 由硬件置位，可通过软件写“1”清除； 0：无非法操作码复位发生； 1：有一个非法操作码复位发生	—
位 1	**IWDGF**：独立看门狗复位标志位； 由硬件置位，可通过软件写“1”清除； 0：无 IWDG 复位发生； 1：有一个 IWDG 复位发生	—
位 0	**WWDGF**：窗口看门狗复位标志位； 由硬件置位，可通过软件写“1”清除； 0：无 WWDG 复位发生； 1：有一个 WWDG 复位发生	—

2.4.4 复位电路

根据图 2.5 所示，STM8S 系列单片机的复位引脚 NRST 内部设置有弱上拉电阻，即可作为上拉输入，也可作为开漏输出。一个在复位引脚上宽度最小为 500 ns 的低电平脉冲即可产生一个外部复位。对于复位的检测是异步进行的，因此即使单片机处于停机模式，也有可能进入复位状态。几种内部复位，只要有一个发生，将通过或门控制开关，将 NRST 端下拉到低电平，持续时间不低于 20 μs。当没有复位发生时，上拉电阻保证复位引脚一直是高电平。STM8S 系列单片机复位电路如图 2.5 所示，有 R1、C2 和 KEY1 构成外部复位电路，其中 KEY1 可以随时按下复位系统，R1 和 C2 可以保证上电一瞬间先供电，而进入复位初始化。

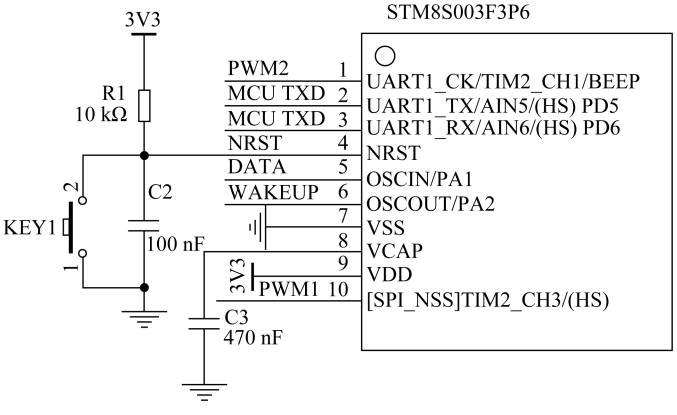

图 2.5 STM8S 系列单片机复位电路

2.5　时钟系统

2.5.1　时钟特征

时钟控制器将来自不同振荡器的系统时钟（f_{MASTER}）分配到核心和外围设备。它还管理低功率模式的时钟门控，并确保时钟的鲁棒性。时钟结构如图 2.6 所示。

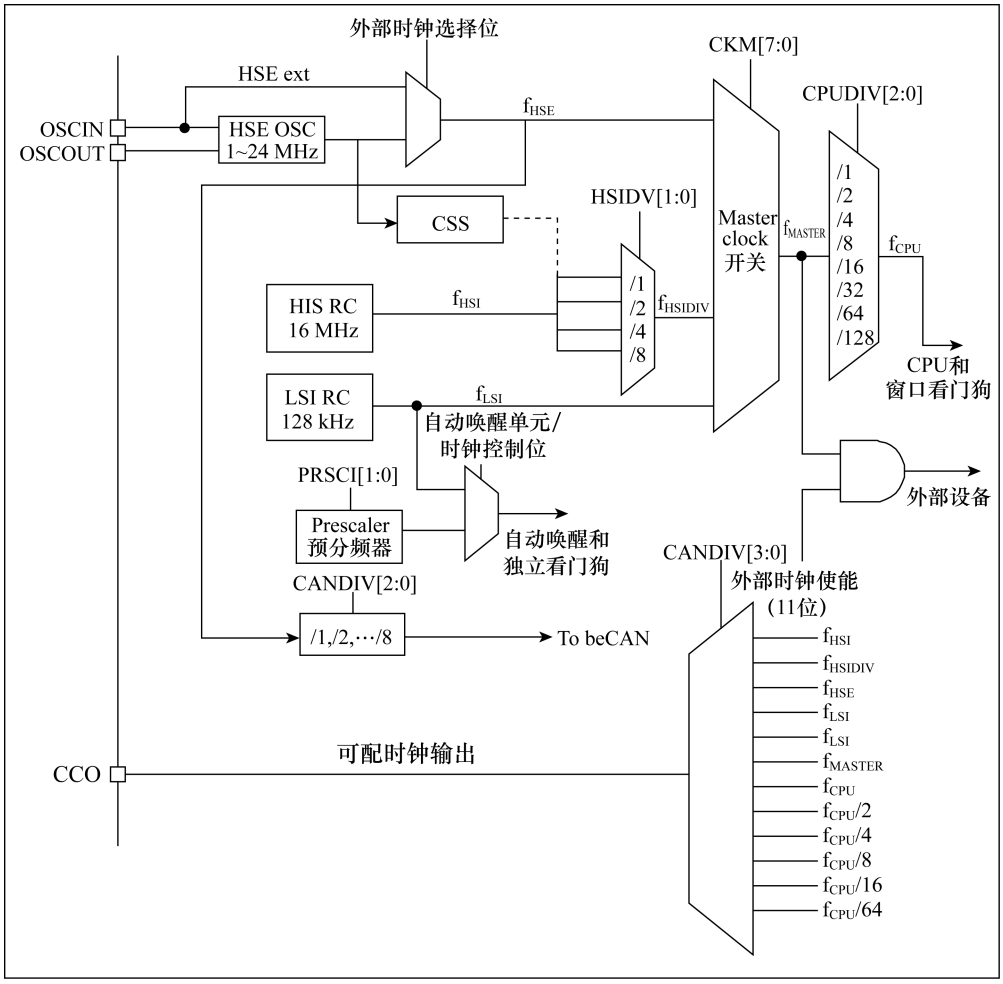

图 2.6　时钟结构

STM8S 系列单片机有下面 4 种时钟源可用作主时钟：

- 1～24 MHz 高速外部晶体振荡器（HSE）；
- 最大 24 MHz 高速外部时钟信号用户直接提供（HSE user-ext）；
- 16 MHz 高速内部 RC 振荡器（HSI）；

• 128 kHz 低速内部 RC 振荡器（LSI）。

HSE 时钟可以提供一个 1～24 MHz 的晶体/陶瓷谐振器振荡器，如图 2.7 所示。在应用中，谐振器和负载电容器必须尽可能靠近振荡器引脚，以最小化输出失真和启动稳定时间。

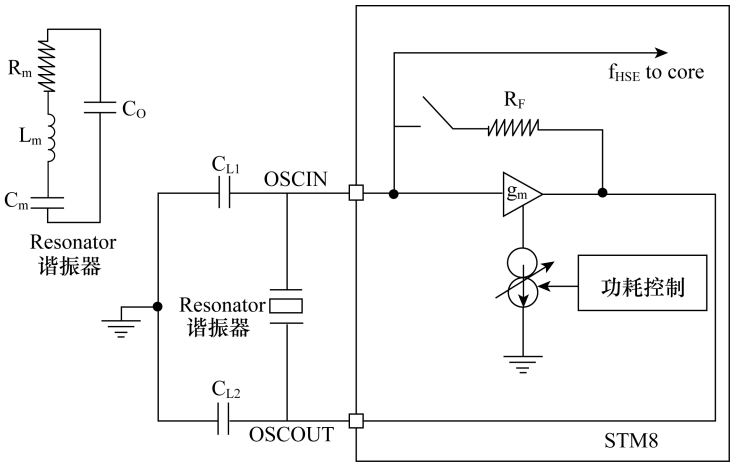

图 2.7　HSE 振荡器电路示意图

表 2.4 展示了每个时钟源的主要特性。STM8S 提供了一个完整范围的时钟源，以满足客户在成本、准确性和消费方面的应用需求。

表 2.4　时钟源的主要特性比较

项目	HSE crystal	HSE external	HSI	LSI
成本	低中	免费或高	免费	免费
精度	晶体	外部源	±1%	±2.5%
功耗	高	中	低	很低
其他	谐振器或晶体	现在时钟到非常复杂的时钟系统	—	—

只读 CLK_CMSR 寄存器包含当前选择的主时钟源（用于核心和外设）。“下一个”主时钟的选择是通过可写的 CLK_SWR 寄存器进行的，一旦更改有效，其内容将被复制到 CLK_CMSR 寄存器中。时钟选择值见表 2.5。

表 2.5　时钟选择值

寄存器值	CLK_CMSR	CLK_SWR
E1h	HSI	HSI
D2h	LSI	LSI
B4h	HSE	HSE
其他	复位	当前时钟主控

启动时钟：复位后，STM8S 系列单片机默认重新启动，内部时钟设置为 2 MHz（HSI/8）。一旦代码执行开始，应用程序就可以通过寄存器更改预分频值和时钟源。

时钟安全系统（CSS）：该功能可以通过软件来启用。如果发生 HSE 时钟故障，CSS 会自动选择内部 RC（16 MHz/8），并可以选择生成一个中断。

可配置的主时钟输出（CCO）：这将输出一个外部时钟，供应用程序使用。

用户可以通过以下方式将时钟切换到不同的频率和时钟源：

- 通过 CLK_CKDIVR 寄存器中的 HSIDIV［1：0］位为一个内部 RC 16 MHz（HSI）时钟选择分频器（/1，/2，/4 和/8）。
- 更改时钟主控（为 HSE 或 LSI）。

在使用自动切换模式时，在关闭以前的时钟源之前，用户必须确保核心不再在当前时钟上运行。这意味着，在设置了 SWIF 标志后，必须关闭上一个时钟。如果用户试图关闭时钟，而硬件尚未设置 SWIF 标志，则当前时钟不会关闭，因为微控制器仍在它上面运行。

这种时钟切换可以与等待模式（例如，HSE 晶体是新的时钟）相结合，因为时钟切换、执行中断可以从等待模式中唤醒单片机。这允许单片机唤醒与新的时钟可用性同步。

时钟切换特性也可以在常规或中断例程的开始和结束时使用，以加快其速度，如时钟主程序是 LSI RC，但是代码的某些部分必须使用 HSIRC 快速执行）。当设备在频率超过 16 MHz 的外部时钟上运行时，必须设置选项字节中的等待状态位。这将为闪存访问添加一个等待状态。

2.5.2　时钟寄存器描述

（1）内部时钟寄存器（CLK_ICKR）（表 2.6）

表 2.6　内部时钟寄存器的定义

7	6	5	4	3	2	1	0	复位值
保留	保留	REGAH	LSIRDY	LSIEN	FHW	HSIRDY	HSIEN	0x01
读	读	读/写	读	读/写	读/写	读	读/写	—
位 7：6	保留							—
位 5	**REGAH**：快速和慢速活跃停机模式下电压调节器关闭。 由软件置位或清除。为 1 时，一旦 MCU 进入活跃停机模式，主电压调节器将关闭，从而唤醒时间将比较长。 0：活跃停机模式下主电压调节器处于开 1：活跃停机模式下主电压调节器处于关							—
位 4	**LSIRDY**：低速内部振荡器准备就绪； 由硬件置位或清除； 0：LSI 时钟未准备就绪； 1：LSI 时钟准备就绪							—

表 2.6（续）

位 3	**LSIEN**：低速内部振荡器使能。 由软件置位或清除。如果 LSI 为必需的，则硬件将该位赋值 1，例如： • 当时钟源切换至 LSI 时（参见寄存器 CLK_SWR）； • 当 LSI 被指定为时钟输出源时（参见寄存器 CLK_CCOR）； • 当 BEEP 被使能时（寄存器 BEEP_CSR 的位 BEEPEN = 1）； • 当 LSI 测量被使能时（寄存器 AWU_CSR 的位 MSR = 1）。 当 LSI 被指定为主时钟源/CCO 时钟源/AWU/IWDG 的时钟源时，该位不能被清除。 0：关闭低速内部振荡器； 1：打开低速内部振荡器	—
位 2	**FHWU**：从停机或快速或慢速活跃停机模式快速唤醒。 由软件置位或清除。 0：从停机或快速或慢速活跃停机模式快速唤醒禁用； 1：从停机或快速或慢速活跃停机模式快速唤醒使能	—
位 1	**HSIRDY**：高速内部振荡器准备就绪。 由硬件置位或清除。 0：HSI 未准备就绪； 1：HSI 准备就绪	—
位 0	**HSIEN**：高速内部 RC 振荡器使能。 由软件置位或清除。如果 HSI 为必需的，则硬件将该位赋值 1，例如： • 当被 CSS 激活，做为安全备用振荡器； • 当时钟源切换至 HSI（参见寄存器 CLK_SWR）； • 当 HSI 被指定为时钟输出源时（参见寄存器 CLK_CCOR）。 当 HSI 被指定为主时钟源，或 CCO 时钟源，或安全备份（辅助）时钟源时，该位不能被清除。 0：高速内部 RC 振荡器关； 1：高速内部 RC 振荡器开	—

（2）外部时钟寄存器（CLK_ECKR）（表 2.7）

表 2.7　外部时钟寄存器的定义

7	6	5	4	3	2	1	0	复位值
保留						HSERDY	HSEEN	0x00
读						读	读/写	—
位 7：2	保留							—
位 1	**HSERDY**：高速外部晶体振荡器准备就绪。 由硬件置位或清除。 0：HSE 未准备就绪； 1：HSE 准备就绪							—

表 2.7（续）

位 0	**HSEEN**：高速外部晶体振荡器使能。 由软件置位或清除。用于打开或关闭外部晶体振荡器。下列情况下，由硬件将该位置 1： • 当时钟源切换至 HSE（参见寄存器 CLK_SWR）； • 当 HSE 被指定为时钟输出源时（参见寄存器 CLK_CCOR）。 当 HSE 被指定为主时钟源，或 CCO 时钟源时，该位不能被清除。 0：HSE 关； 1：HSE 开	—

（3）主时钟状态寄存器（CLK_CMSR）（表 2.8）

表 2.8　主时钟状态寄存器的定义

7	6	5	4	3	2	1	0	复位值
CKM［7：0］								0x00
读								—
位 7：0	**CKM［7：0］**：主时钟状态位。 由硬件置位或清除。用以指示当前所选的主时钟源。如果该寄存器中的值为无效值，则产生 MCU 复位。 0xE1：HSI 为主时钟源（复位值）； 0xD2：LSI 为主时钟源（仅当 LSI_EN 选项位为 1 时）； 0xB4：HSE 为主时钟源							—

（4）主时钟切换寄存器（CLK_SWR）（表 2.9）

表 2.9　主时钟切换寄存器的定义

7	6	5	4	3	2	1	0	复位值
SWI［7：0］								0xE1
读/写								—
位 7：0	**SWI［7：0］**：主时钟选择位。 由软件写入。用以选择主时钟源。当时钟切换正在进行（SWBSY = 1）时，该寄存器的内容将被写保护。如果寄存器 CLK_CSSR 的位 AUX = 1，则该寄存器将被设置复位值（HSI）。如果选择了快速活跃停机唤醒模式（寄存器 CLK_ICKR 的位 FHW = 1），从停机模式/活跃停机模式唤醒时，该寄存器将被硬件设置为 E1h（选择 HSI）。 0xE1：HSI 为主时钟源（复位值）； 0xD2：LSI 为主时钟源（仅当 LSI_EN 选项位为 1 时）； 0xB4：HSE 为主时钟源 0xB4：HSE 为主时钟源							—

（5）切换控制寄存器（CLK_SWCR）（表 2.10）

表 2.10　切换控制寄存器的定义

7	6	5	4	3	2	1	0	复位值
保留	保留	保留	保留	SWIF	SWIEN	SWEN	SWBSY	0xXX
读	读	读	读	读/写	读/写	读	读/写	—
位 7：4	保留							—
位 3	**SWIF**：时钟开关中断标志。 此位由硬件设置，并由软件写入 0 来清除。它取决于 SWEN 位的状态。 在手动切换模式下（SWEN=0）： 0：目标时钟源未就绪； 1：目标时钟源已就绪； 在自动切换模式下（SWEN=1）： 0：未发生时钟切换事件； 1：时钟切换事件发生							—
位 2	**SWIEN**：时钟开关中断启用。 此位是由软件设置和清除的。 0：时钟开关中断禁用； 1：时钟开关中断启用							—
位 1	**SWEN**：切换启动/停止。 此位已由软件设置和清除。 将 1 写入这个位，可以将主时钟切换到 CLK_SWR 寄存器中定义的源。 0：禁用时钟切换执行； 1：启用时钟切换执行							—
位 0	**SWBSY**：切换忙。 由硬件置位或清除。可由软件清除以复位时钟切换过程。 0：无时钟切换在进行； 1：时钟切换正在进行							—

（6）时钟分频寄存器（CLK_CKDIVR）（表 2.11）

表 2.11　时钟分频寄存器的定义

7	6	5	4	3	2	1	0	复位值
保留	保留	保留	HSIDIV［1：0］		CPUDIV［2：0］			0x18
读	读	读	读/写		读/写			—
位 7：5	保留							—
位 4：3	**HSIDIV［1：0］**：高速内部时钟预分频器。 这些位是由软件写入。 00：$f_{HSI}=f_{HSI\ RC}$输出； 01：$f_{HSI}=f_{HSI\ RC}$输出/2； 10：$f_{HSI}=f_{HSI\ RC}$输出/4； 11：$f_{HSI}=f_{HSI\ RC}$输出/8							—

表 2.11（续）

位 2：0	**CPUDIV**［**2**：**0**］：CPU 时钟预分频器。 由软件写入，用于指定 CPU 时钟预分频因子。 000：$f_{CPU}=f_{MASTER}$； 001：$f_{CPU}=f_{MASTER}/2$； 010：$f_{CPU}=f_{MASTER}/4$； 011：$f_{CPU}=f_{MASTER}/8$； 100：$f_{CPU}=f_{MASTER}/16$； 101：$f_{CPU}=f_{MASTER}/32$； 110：$f_{CPU}=f_{MASTER}/64$； 111：$f_{CPU}=f_{MASTER}/128$	—

（7）外设时钟门控寄存器 1（CLK_PCKENR1）（表 2.12）

表 2.12　外设时钟门控寄存器 1 的定义

7	6	5	4	3	2	1	0	复位值
PCKEN1［7：0］								0xFF
读/写								—
位 7：0	**PCKEN1**［**7**：**0**］：外设时钟使能。 由软件写入。使能或禁止 f_{MASTER} 时钟与对应外设的连接。 0：禁止 f_{MASTER} 与外设连接； 1：使能 f_{MASTER} 与外设的连接。 PCKEN17：TIM1； PCKEN16：TIM3； PCKEN15：TIM2； PCKEN14：TIM4； PCKEN13：UART2/3； PCKEN12：UART1； PCKEN11：SPI； PCKEN10：I2C								—

（8）外设时钟门控寄存器 2（CLK_PCKENR2）（表 2.13）

表 2.13　外设时钟门控寄存器 2 的定义

7	6	5	4	3	2	1	0	复位值
PCKEN2［7：0］								0xFF
读/写								—
位 7：0	**PCKEN2**［**7**：**0**］：外设时钟使能 由软件写入。使能或禁止 f_{MASTER} 时钟与对应外设的连接							—

表 2.13（续）

	0：禁止 f_{MASTER} 与外设连接。 1：使能 f_{MASTER} 与外设的连接。 PCKEN27：CAN； PCKEN26：Reserved； PCKEN25：Reserved； PCKEN24：Reserved； PCKEN23：ADC； PCKEN22：AWU； PCKEN21：Reserved； PCKEN20：Reserved	—

（9）时钟安全系统寄存器（CLK_CSSR）（表 2.14）

表 2.14　时钟安全系统寄存器的定义

7	6	5	4	3	2	1	0	复位值
保留	保留	保留	保留	CSSD	CSSDIE	AUX	CSSEN	0x00
读	读	读/写	读	读/写	读/写	读	读/写	—
位 7：4	保留							—
位 3	**CSSD**：时钟安全系统监测。 由硬件置位或软件写 0 清除。 0：CSS 关或未检测到 HSE 失效； 1：检测到 HSE 失效							—
位 2	**CSSDIE**：时钟安全系统监测中断使能。 由软件置位或清除。 0：时钟安全系统监测中断禁用； 1：时钟安全系统监测中断使能							—
位 1	**AUX**：辅助振荡器连接至主时钟。 由硬件置位或清除。 0：辅助振荡器关； 1：辅助振荡器（HSI/8）开，并作为当前的主时钟源 当 LSI 被指定为主时钟源/CCO 时钟源/AWU/IWDG 的时钟源时，该位不能被清除。 0：关闭低速内部振荡器； 1：打开低速内部振荡器							—
位 0	**CSSEN**：时钟安全系统使能。 可读，但只能由软件写一次。 0：时钟安全系统关； 1：时钟安全系统开							—

（10）可配置时钟输出寄存器（CLK_CCOR）（表 2.15）

表 2.15　可配置时钟输出寄存器的定义

7	6	5	4	3	2	1	0	复位值
保留	CCOBSY	CCORDY	CCOSEL［3：0］				CCOEN	0x00
读	读	读	读/写				读/写	—
位 7	保留							—
位 6	**CCOBSY**：可配置时钟输出忙。 由硬件置位或清除，用于指示所选的 CCO 时钟源正处于切换状态或稳定状态。 当 CCOBSY 为 1 时，CCOSEL 位域将被写保护。CCOBSY 保持为 1 直至 CCO 时钟被使能。 0：CCO 时钟空闲； 1：CCO 时钟忙							—
位 5	**CCORDY**：可配置时钟输出准备就绪。 由硬件置位或清除，用于指示 CCO 时钟的状态。 0：CCO 时钟可用； 1：CCO 时钟不可用							—
位 4：1	**CCOSEL［3：0］**：可配置时钟输出源选择。 由软件写入，用于选择 CLK_CCO 管脚上的输出时钟源。当 CCOBSY = 1 时，该位域被写保护。 0000：f_{HSIDIV}； 0001：f_{LSI}； 0010：f_{HSE}； 0011：Reserved； 0100：f_{CPU}； 0101：$f_{CPU}/2$； 0110：$f_{CPU}/4$； 0111：$f_{CPU}/8$； 1000：$f_{CPU}/16$； 1001：$f_{CPU}/32$； 1010：$f_{CPU}/64$； 1011：f_{HSI}； 1100：f_{MASTER}； 1101：f_{CPU}； 1110：f_{CPU}； 1111：f_{CPU}								—

表 2.15（续）

位 0	**CCOEN**：可配置时钟输出使能。 由软件置位或清除。 0：禁止 CCO 时钟输出； 1：使能 CCO 时钟输出	—

（11）CAN 外部时钟控制寄存器（CLK_CANCCR）（表 2.16）

表 2.16　CAN 外部时钟控制寄存器的定义

7	6	5	4	3	2	1	0	复位值
保留	保留	保留	保留	保留	CANDIV［2：0］			0x00
读	读	读	读	读	读/写	读	读/写	—
位 7：3	保留							—
位 2：0	**CANDIV**［**2**：**0**］：外部 CAN 时钟分频值。 由软件写入，用于指定外部 CAN 时钟的分频值。 000：外部 CAN 时钟 = f_{HSE}/1（复位值）； 001：外部 CAN 时钟 = f_{HSE}/2； 010：外部 CAN 时钟 = f_{MASTER}/4； …… 111：外部 CAN 时钟 = fMASTER/8							—

（12）HSI 时钟修正寄存器（CLK_HSITRIMR）（表 2.17）

表 2.17　HSI 时钟修正寄存器的定义

7	6	5	4	3	2	1	0	复位值
保留	保留	保留	保留	HSITRIMR［3：0］				0xXX
读	读	读	读	读/写	读/写	读/写	读/写	—
位 7：4	保留							—
位 3：0	**HSITRIM**［**3**：**0**］：HSI 修正值。 由软件写入，用于微调 HSI 的校准值。 注意：在大容量产品上，只有位 2：0 是可用的。 在中等容量或小容量产品上，位 3：0 或 2：0 是可用的，取决于选项字节的配置							—

（13）SWIM 时钟控制寄存器（CLK_SWIMCCR）（表 2.18）

表 2.18　SWIM 时钟控制寄存器的定义

7	6	5	4	3	2	1	0	复位值
保留							SWIMCLK	0xXX
读	读	读/写	读	读/写	读/写	读	读/写	—
位 7：1	保留							—
位 0	**SWIMCLK**：SWIM 时钟分频值。 由软件置位或清除。 0：SWIM 时钟被 2 分频； 1：SWIM 时钟未 2 分频； 1：活跃停机模式下主电压调节器处于关							—

2.5.3　时钟和功耗关系

每个外围时钟源在不使用时可以通过 CLK_PCKENRx 寄存器独立地打开或关闭，不同的互补时钟配置和功能也可用来优化设备的功耗，这是由外围时钟门控（PCG）特性来完成的。CPU 时钟分频器分频倍数 1～128（CPUDIV［0：2］位从 CLK_CKDIVR 寄存器），CPU 频率可以降低，而不影响外设的频率。

系统默认情况下，在重置后，单片机处于运行模式。默认的 CPU 时钟是一个 16 MHz 的 HSI 除以 8。当不需要保持 CPU 运行时，如在等待外部事件时，有几种低功耗模式可以节省电力。由用户选择在低功耗、短启动时间、良好的外围功能和唤醒源的可用性之间提供最佳妥协的模式。

STM8S 系列单片机具有 3 种主要的低功耗模式：

- 等待模式（CPU 停止，外围设备继续运行）；
- 活跃停机模式（CPU 停止，AWU（自动唤醒）和 IWDG（独立看门器）如果激活则继续运行），其中有分为快速活跃停机模式和慢速活跃停机模式。
- 停止模式（一切都停止）。

运行和等待模式的功耗也可以通过以下方式降低：减缓系统时钟、将不使用的外设设备时钟关闭。

2.6　存储系统

2.6.1　存储器和寄存器映射

图 2.8 展示了存储器和寄存器的映射地址，分别表明了 RAM、堆栈、EEPROM、I/O 端口和外部硬件寄存器、CPU/SWIM/调试/ITC 寄存器、中断向量和 FLASH 程序存储器对

应的地址与大小。

图 2.8　存储系统分布图

2.6.2　FLASH 和 EEPROM

FLASH 程序存储器和数据 EEPROM 存储器由一组共同的寄存器控制。使用这些寄存器，应用程序可以编写或擦除内存内容并设置写保护。数据 EEPROM 区域可以用于存储应用程序数据。在默认情况下，DATA 区域被写保护，以防止主程序以 IAP 模式更新时意外修改。写保护只能通过使用特定的 MASS 密钥序列来解锁。EEPROM 访问时间允许设备运行高达 16 MHz，对于超过 16 MHz 的时钟频率，闪存/数据 EEPROM 访问必须配置 1 个等待状态。

2.7　调试模块

2.7.1　主要特性

在线调试模式或在应用编程模式通过具有超快内存编程的一个单线硬件接口进行管

理。该接口和在线调试部件相配合，同时提供了非侵入式仿真模式，使电路调试器非常强大，性能接近全功能的仿真器。主要特征如下：

- 基于异步高注入电流（8 mA），漏极开路的双向通信；
- 允许读写存储器空间的任意位置；
- 可读写 CPU 寄存器（A，X，Y，CC，CP）；
- 在运行中可对 RAM 和外设寄存器进行非侵入式读写；
- 器件复位有相应的复位状态指示位；
- 时钟速度可选，请参考 SWIM 时钟控制寄存器（CLK_SWIMCCR）。

2.7.2　SWIM 模式

SWIM 引脚可用作普通 I/O 口，但如果用户还想使用该引脚做调试，则在使用上有一些限制。最安全的作法是在 PCB 板上提供一个跳线选择，如图 2.9 所示。

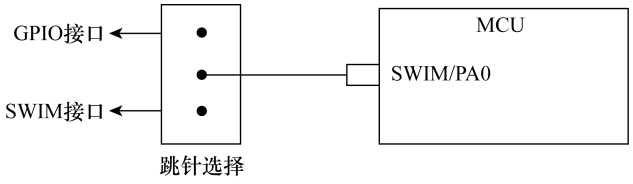

图 2.9　SWIM 引脚连接

开机上电复位后，SWIM 复位并进入 OFF 模式。

（1）OFF　开机复位后的默认状态。SWIM 引脚不能被用作 I/O。

（2）I/O　此状态通过软件写入全局配置寄存器（CFG_GCR）中的 SWD 位来决定。在这种状态下，SWIM 引脚可以被用作一个标准的 I/O 引脚使用。在重置时，开关将回到 OFF 模式。

（3）SWIM　当在 SWIM 引脚上输入特定的序列时进入该模式。在这种模式下，调试工具通过 SWIM 引脚使用 3 种命令（SRST 系统复位，ROTF 运行中读，WOTF 运行中写）来控制 STM8S。

本章小结

本章主要介绍了 STM8S 系列单片机的内部结构（主要包含 CPU、存储器、I/O 端口、定时器/计数器、串行通信接口、中断系统等）、供电系统、复位系统、时钟系统、存储系统和下载接口等。

练　习　题

一、填空题

1. STM8S 系列单片机是_____位 STM8 内核架构，具有 3 级流水线的_____结构。

2. STM8S 系列单片机具有_____个灵活的时钟控制源。

3. 堆栈指针（SP）是一个_____位的寄存器。

4. STM8S 系列单片机丰富外部通信接口，包含_____、_____、_____等。

5. STM8S 系列单片机具有_____、_____、_____低功耗模式。

6. 根据 STM8S 系列单片机中断向量存储地址从_____开始到_____结束。

7. 根据 STM8S 系列单片机 FLASH 程序存储器地址从_____开始。

二、简答题

1. 简述 STM8S 系列单片机的特征。

2. 简述 STM8S 系列单片机的内部结构，主要由哪几部分组成。

3. 简述 STM8S 系列单片机 CPU 包含哪些寄存器。

4. 简述 CPU 内部的堆栈指针（SP）概念。

5. 简述 STM8S 系列单片机的低功耗模式有哪些及其主要特征。

6. 简述 STM8S 系列单片机的复位系统概念和主要特征。

7. 简述 STM8S 系列单片机的复位有哪些复位源。

8. 简述 STM8S 系列单片机的时钟源有哪些。

9. 简述 STM8S 系列单片机每个时钟源的主要特性。

10. 简述 STM8S 系列单片机 SWIM 引脚的 3 种模式。